

Patent number: 10-0232682

Date of Patent: September 07, 1999

Publication number: KR1998-0003745

Date of Publication: March 30, 1998

Application number: KR1996-0023448

Date of Filing: June 25, 1996

Title: Liquid Crystal Display Device and Method of Fabricating the Same

Abstract

The present invention provides a method of forming a liquid crystal display device which has an IOP (ITO on Passivation) structure. The liquid crystal display device of the present invention uses an organic insulating material, such as benzocyclobutene (BCB) having a dielectric constant of less than 3.0, as a gate insulating layer and a passivation layer. Since the organic insulating material has good step coverage characteristics effectively covering the steps of layers, it can prevent a step occurring in the crossover of a gate bus line (18) and a data bus line (19). Furthermore, when using the BCB as an insulating layer, an electrical interference between a pixel electrode (15) and the data bus line (19) and/or the signal delay of the data bus line (19) are prevented although the pixel electrode (15) covers the data bus line (19) to increase an aperture ratio. Accordingly, the method of the present invention can make a liquid crystal display device having a high aperture ratio and a high quality.

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. 6

G02F 1 / 136

(11) 공개번호

특 1998-0003745

(43) 공개일자

1998년 03월 30일

(21) 출원번호

특 1996-0023448

(22) 출원일자

1996년 06월 25일

(71) 출원인

LG 전자 주식회사 구자홍

(72) 발명자

서울특별시 영등포구 여의도동 20번지

김용권

경기도 안양시 동안구 호계 1동 950-55

이후영

서울특별시 노원구 중계 3동 중계4단지아파트 406동 606호

임경남

서울특별시 종로구 숭인 1동 81번지

박성일

대구광역시 서구 내당 3동 922-17

김정현

경기도 안양시 동안구 신촌동 한양아파트 108동 1102호

류기현

경기도 안산시 사동 요진아파트 201동 1902호

(74) 대리인

백승남, 나천열

상사청구 : 있음

(54) 액정표시장치의 제조방법 및 액정표시장치의 구조

요약

본 발명은 IOP(IOP on passivation)구조의 액정표시장치의 제조방법 등에 있어서 게이트절연막 및 보호막으로 유전율이 3.0 이하인 유기절연 물질인 벤조싸이클로부텐(Benzocyclobutene : BCB)등을 사용하는 것을 특징으로 한다.

이 유기절연막은 라인단자 특성이 양호하여 게이트버스라인(18)과 데이터버스라인(19)등과의 교차부분에서 라인단자가 발생하는 것을 방지할 수 있고, 개구율을 높이기 위하여 데이터버스라인(19)등의 위에 화소전극(15)을 중첩되게 형성하도라도 도메인 현상이 발생하지 않아 높은 개구율과 높은 표시품질의 액정표시장치를 제조할 수 있다.

대표도

도6f

영세서

[발명의 명칭]

액정표시장치의 제조방법 및 액정표시장치의 구조

[도면의 간단한 설명]

제5도는 본 발명의 액정표시장치의 평면도.

제6도는 실시예 1을 설명하기 위한 제5도 VI-VI선의 공정 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1. 기판, 게이트버스라인에서 분기하는 게이트전극, 게이트절연막, 반도체층, 오믹접촉층, 데이타버스 라이에서 분기는 소스전극, 드레인전극과 보호막을 포함하는 액정표시장치의 제조방법에 있어서, 유기절연막을 사용하여 상기 게이트절연막과 보호막을 형성하는 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 2. 제1항에 있어서, 상기 데이타버스라인에 선택적으로 중첩되도록 상기 보호막 위에 화소전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 3. 제1항에 있어서, 상기 게이트버스라인의 이웃하는 게이트버스라인과 데이타버스라인에 선택적으로 중첩되도록 상기 보호막 위에 화소전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 4. 제1항에 있어서, 상기 게이트전극과 동일층 위에 화소전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 5. 제1항에 있어서, 상기 반도체층을 형성하기 전 또는 후에 화소전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 6. 제1항에 있어서, 상기 반도체층과 오믹접촉층 사이에 에치스토퍼층이 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 7. 제1항에 있어서, 상기 게이트절연막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 8. 제1항에 있어서, 상기 보호막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9. 제2항에 있어서, 상기 화소전극과 동일 기판위에 공통전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 10. 제2항에 있어서, 상기 화소전극과 대향하는 기판에 공통전극을 형성하는 공정을 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 11. 제7항에 있어서, 상기 보호막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 12. 제1항 내지 제11항 중 어느 한 항에 있어서, 상기 유기절연막은 유전율이 3.0이하인 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 13. 제1항 내지 제11항 중 어느 한 항에 있어서, 상기 유기절연막은 BCB, PFCB 중 선택되는 어느 하나인 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 14. 제12항에 있어서, 상기 유기절연막은 감광성 유기물질을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 15. 기판, 게이트버스라인에서 분기하는 게이트전극, 게이트절연막, 반도체층, 오막접촉층, 데이타버스라인에서 분기하는 소스전극, 드레인전극과 보호막을 포함하는 액정표시장치에 있어서, 상기 게이트절연막과 보호막은 유기절연막인 것을 특징으로 하는 액정표시장치.

청구항 16. 제15항에 있어서, 상기 데이타버스라인에 선택적으로 중첩되도록 상기 보호막 위에 화소전극이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 17. 제15항에 있어서, 상기 게이트버스라인의 이웃하는 게이트버스라인과 데이타버스라인에 선택적으로 중첩되도록 상기 보호막 위에 화소전극이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 18. 제15항에 있어서, 상기 게이트전극과 동일층 위에 화소전극이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 19. 제15항에 있어서, 상기 반도체층을 형성하기 전 또는 후에 화소전극이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 20. 제15항에 있어서, 상기 반도체층과 오막접촉층 사이에 에치스토퍼층이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 21. 제15항에 있어서, 상기 게이트절연막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되는 것을 특징으로 하는 액정표시장치.

청구항 22. 제15항에 있어서, 상기 보호막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되

는 것을 특징으로 하는 액정표시장치.

청구항 23. 제16항에 있어서, 상기 화소전극과 동일 기판 위에 공통전극을 형성하는 것을 특징으로 하는 액정표시장치.

청구항 24. 제16항에 있어서, 상기 화소전극과 대향하는 기판에 공통전극을 형성하는 것을 특징으로 하는 액정표시장치.

청구항 25. 제21항에 있어서, 상기 보호막은 유기절연막과 적어도 한층 이상의 무기절연막이 적층되게 형성되는 것을 특징으로 하는 액정표시장치.

청구항 26. 제15항 내지 제25항 중 어느 한 항에 있어서, 상기 유기절연막은 유전율이 3.0이하인 것을 특징으로 하는 액정표시장치.

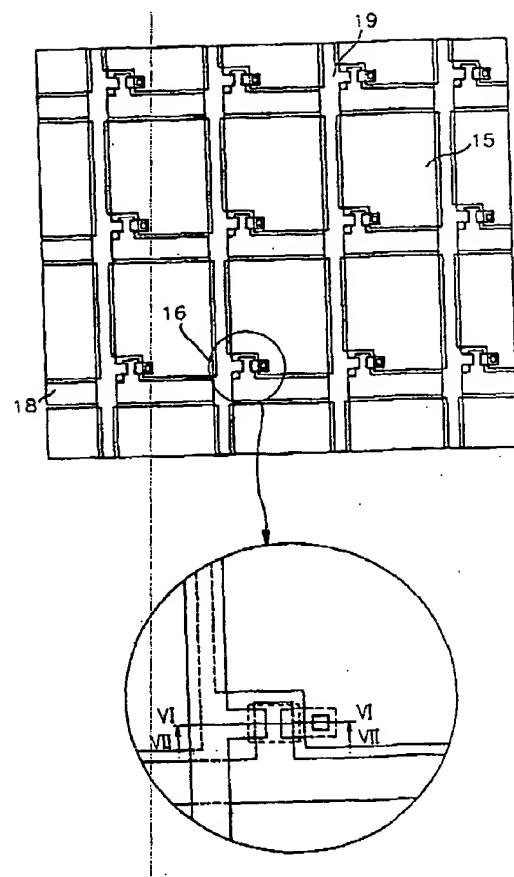
청구항 27. 제15항 내지 제25항 중 어느 한 항에 있어서, 상기 유기절연막은 BCB, PFCB중 선택되는 어느 하나인 것을 특징으로 하는 액정표시장치.

청구항 28. 제26항에 있어서, 상기 유기절연막은 강광성 유기율질을 포함하는 것을 특징으로 하는 액정표시장치.

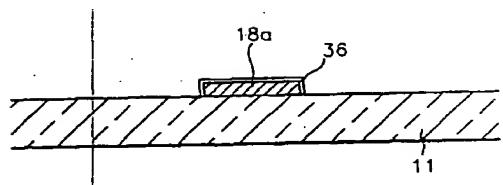
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

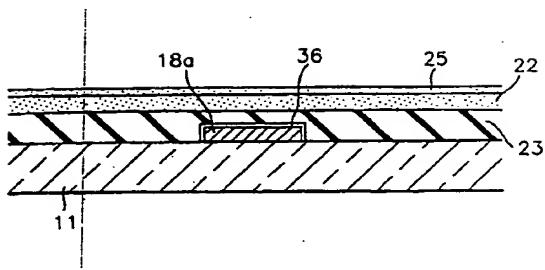
도면5



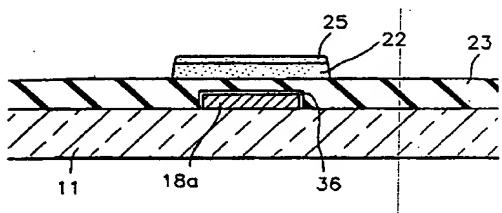
도면6a



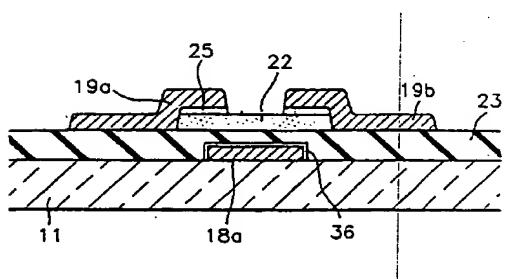
도면6b



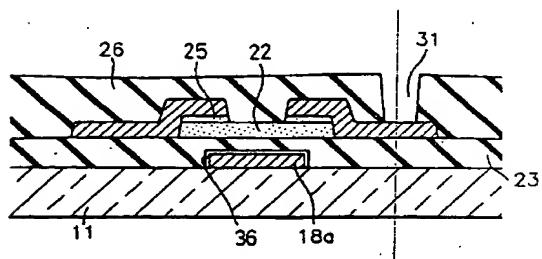
도면6c



도면6d



도면6e



도면6f

